

T S3/9

3/9/1

DIALOG(R)File 351:Derwent WPI

(c) 2006 Thomson Derwent. All rts. reserv.

014985719 \*\*Image available\*\*

WPI Acc No: 2003-046234/200304

XRPX Acc No: N03-036417

**Liquid crystal display apparatus has several address marks that are connected to one of the gate or signal bus lines or common electrode lines**

Patent Assignee: NEC LIQUID CRYSTAL TECH KK (NIDE ); NEC CORP (NIDE );  
NEC LCD TECHNOLOGIES LTD (NIDE ); SHIGA S (SHIG-I); WATANABE M (WATA-I)

Inventor: SHIGA S; WATANABE M

Number of Countries: 005 Number of Patents: 006

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
US 20020131004	A1	20020919	US 200298681	A	20020314	200304 B
JP 2002268078	A	20020918	JP 200172536	A	20010314	200304
KR 2002073285	A	20020923	KR 200213423	A	20020313	200311
CN 1466008	A	20040107	CN 2002141105	A	20020704	200423 N
US 6812984	B2	20041102	US 200298681	A	20020314	200472
TW 589496	A	20040601	TW 2002104798	A	20020314	200482

Priority Applications (No Type Date): JP 200172536 A 20010314; CN  
2002141105 A 20020704

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
US 20020131004	A1		15	G02F-001/1343	
JP 2002268078	A		5	G02F-001/1345	
KR 2002073285	A			G02F-001/136	
CN 1466008	A			G02F-001/136	
US 6812984	B2			G02F-001/1343	
TW 589496	A			G02F-001/1337	

Abstract (Basic): US 20020131004 A1

NOVELTY - A transparent substrate has several gate bus lines perpendicular to several signal bus lines. Several common electrode lines (CEi) formed on the substrate are arranged in parallel with gate bus lines (GLi). Several address marks (617,618) are connected to one of the gate bus lines, signal bus lines and common electrode lines.

USE - Liquid crystal display apparatus.

ADVANTAGE - Since each address mark is connected to one of the gate or signal bus lines or common electrode lines, the static charge transferred to the address marks are transferred to the bus lines or the common electrode lines, hence avoids defects by dust.

DESCRIPTION OF DRAWING(S) - The figure shows a plan view of the LCD apparatus.

Address marks (617,618)

Common electrode lines (CEi)

Gate bus lines (GLi)

pp; 15 DwgNo 7/11

Title Terms: LIQUID; CRYSTAL; DISPLAY; APPARATUS; ADDRESS; MARK; CONNECT;  
ONE; GATE; SIGNAL; BUS; LINE; COMMON; ELECTRODE; LINE

Derwent Class: P81; U14

International Patent Class (Main): G02F-001/1337; G02F-001/1343;  
G02F-001/1345; G02F-001/136

International Patent Class (Additional): G01N-021/88

File Segment: EPI; EngPI

Manual Codes (EPI/S-X): U14-K01A1B; U14-K01A2

?

BEST AVAILABLE COPY

# (19) 대한민국특허청(KR)

## (12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 특2002-0073285  
G02F 1/136 (43) 공개일자 2002년09월23일

(21) 출원번호 10-2002-0013423  
(22) 출원일자 2002년03월13일  
(30) 우선권주장 JP-P-2001-00072536 2001년03월14일 일본(JP)  
(71) 출원인 닛뽀덴끼 가부시끼가이샤  
일본  
000-000  
일본국 도쿄도 미나토구 시바 5초오에 7반 1고  
(72) 발명자 와타나베 마코토  
일본  
일본국 도쿄도 미나토구 시바 5-7-1 닛뽀덴끼가부시끼가이샤 내  
시가 쇼스케  
일본  
일본국 도쿄도 미나토구 시바 5-7-1 닛뽀덴끼가부시끼가이샤 내  
(74) 대리인 최달용  
(77) 심사청구 있음  
(54) 출원명 배선에 접속된 어드레스 마크를 갖는 액정 디스플레이 장치

### 요약

투명 기판(11), 투명 기판 상에 형성된 복수의 제 1의 버스선(GL<sub>1</sub>), 제 1의 버스선과 수직으로 투명 기판 상에 형성된 복수의 제 2의 버스선(SL<sub>1</sub>), 제 1의 버스선과 평행으로 투명 기판 상에 형성된 복수의 공통 전극선(CE), 및 제 1의 버스선 중 하나, 제 2의 버스선 중 하나 및 공통 전극선 중 하나에 각각 접속된 복수의 픽셀(P<sub>ij</sub>)을 포함하는 액정 디스플레이 장치에서, 복수의 어드레스 마크는 투명 기판 상에 형성되고 각각의 어드레스 마크는 제 1의 버스선, 제 2의 버스선, 및 공통 전극선 중 하나에 접속된다.

### 대표도

도7

### 색인어

액정 디스플레이 장치, 어드레스 마크, 공통 전극, 버스선

### 명세서

#### 도면의 간단한 설명

도 1은 종래의 LCD 장치를 도시하는 평면도.

도 2는 도 1의 LCD 장치를 도시하는 부분 회로도.

도 3은 도 2의 어드레스 마크를 도시하는 평면도.

도 4는 도 3의 IV-IV선을 따라 취해지는 단면도.

도 5는 도 3의 어드레스 마크에서의 문제점을 설명하기 위한 평면도.

도 6은 도 3의 어드레스 마크에서의 또 다른 문제점을 설명하기 위한 평면도.

도 7은 본 발명에 따른 LCD 장치의 제 1의 실시예를 도시하는 평면도.

도 8은 도 7의 VII-VII선을 따라 취해지는 단면도.

도 9는 도 7의 어드레스 마크에서의 효과를 설명하기 위한 평면도.

도 10은 도 7의 어드레스 마스에서 또 다른 효과를 설명하기 위한 단면도.

도 11은 본 발명에 따른 LCD 장치의 제 2의 실시예를 도시하는 평면도.

◆도면의 주요 부호에 대한 부호의 설명◆

GL : 게이트 버스선○○○CE : 공통 전극선

SL : 신호 버스선○○○P : 픽셀

12 : 게이트(스캔) 단자<sup>13</sup> : 신호 단자

14 : 공통 단자<sup>15</sup> : 단자 블록

16 : 절연층

## 발명의 상세한 설명

### 발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

### 발명의 배경

### 발명의 분야

본 발명은 액정 디스플레이 장치(LCD)에 관한 것으로, 특히, LCD 장치에서 결함있는 위치를 쉽게 지적할 수 있는 어드레스 마크의 개선법에 관한 것이다.

### 종래의 기술

일반적으로, 종래의 LCD 장치는 투명 기판, 투명 기판 상에 형성된 복수의 게이트 버스선, 게이트 버스선과 수직으로 투명 기판 상에 형성된 복수의 신호 버스선, 게이트 버스선과 평행으로 투명 기판 상에 형성된 복수의 공통 전극선, 및 게이트 버스선 중 하나, 신호 버스선 중 하나, 및 공통 전극선 중 하나에 접속된 복수의 픽셀에 의해 구성된다.

점검 모드동안, 결함있는 위치를 쉽게 지적하기 위해서, 복수의 어드레스 마크는 게이트 버스선(공통 전극선) 및 신호 버스선을 마련한다(JP-A-2000-147549에 기재). 이에 대해서는 이하에 상세히 설명한다.

그러나, 상술한 종래의 LCD 기판에서는 다음과 같은 문제점이 있다. 첫째로, 스파크 등에 의해 정전하가 하나의 어드레스 마크로 이동될 때, 어드레스 마크는 전기적으로 절연되기 때문에, 정전하는 주울 열(joule heat)로서 소모되어 먼지에 의한 결함이 발생할 수 있고 어드레스 마크는 응해된다. 두 번째로, 각각의 어드레스 마크가 테스트 패드로서 기능하여 어드레스 마크가 공기중에 노출된다면, 연마 롤러를 사용하는 연마 공정이 어드레스 마크에 수행될 때, 먼지에 의한 결함이 발생할 수 있고 어드레스 마크는 박리된다.

### 발명이 이루고자 하는 기술적 과제

본 발명의 목적은 먼지에 의한 결함을 회피할 수 있는 어드레스 마크를 갖는 LCD 장치를 제공하는 것이다.

본 발명에 따르면, 투명 기판, 투명 기판 상에 형성된 복수의 제 1의 버스선, 제 1의 버스선에 수직으로 투명 기판 상에 형성된 복수의 제 2의 버스선, 제 1의 버스선과 평행으로 투명 기판 상에 형성된 복수의 공통 전극선, 및 제 1의 버스선 중 하나, 제 2의 버스선 중 하나, 공통 전극선 중 하나에 각각 접속된 복수의 픽셀을 포함하는 LCD 장치에서, 복수의 어드레스 마크는 투명 기판 상에 형성되고 어드레스 마크 각각은 제 1의 버스선, 제 2의 버스선, 및 공통 전극선 중 하나에 접속된다. 따라서, 각각의 어드레스 마크가 버스선 및 공통 전극선 중 하나에 접속되므로, 정전하가 어드레스 마크 중 하나에 전송되더라도, 정전하는 먼지에 의한 결함을 회피하며 버스선 또는 공통 전극선에 전송된다.

또한, 어드레스 마크는 절연층에 의해 피복된다. 따라서, 어드레스 마크에 연마 공정이 수행되더라도, 어드레스 마크는 거의 박리되지 않고 먼지에 의한 결함도 회피할 수 있다.

### 발명의 구성 및 작용

양호한 실시예를 기술하기 전에, 종래의 LCD 장치를 도 1 내지 6을 참조하여 설명한다.

종래의 LCD 장치를 도시하는 평면도인 도 1에서, 게이트 버스선( $GL_i$ ;  $i=1$  내지  $m$ 의 정수) 및 신호 버스선( $SL_j$ ;  $j=1$  내지  $n$ 의 정수)이 투명 기판(11) 상에 마련되고, 픽셀( $P_{ij}$ )이 게이트 버스선( $GL_i$ ) 및 신호 버스선( $SL_j$ ) 사이의 교점에 마련된다. 또한, 픽셀( $P_{ij}$ )은 박막 트랜지스터(Q; TFT), 액정 셀(LC), 및 저장 커패시터(SC)에 의해 구성된다. 이러한 경우에, 액정 셀(LC)은 게이트 버스선( $GL_i$ )과 평행으로 배치된 공통 전극선( $CE_j$ )에 접속된다. 또한, 저장 커패시터(SC)는 게이트 저장형에서의 인접한 게이트선 또는 저장 커패시터형에서의 저장선(도시되지 않음)에 접속되므로, 액정 셀(LC)의 커패시턴스가 실질적으로 증가한다.

또한, 게이트(스캔) 단자(12)는 투명 기판(11) 상에 마련되고, 스캔 단자(12)중 하나는 게이트 버스선( $GL_i$ )에 접속된다. 마찬가지로, 신호 단자(13)가 투명 기판(11) 상에 마련되고, 신호 단자(13)중 하나가 신호 버스선( $SL_j$ )에 접속된다.

또한, 공통 단자(14) 및 단자 블록(15)이 마련되고 공통 전극선( $CE_i$ )에 접속된다. 공통 전극선( $CE_i$ )은 단자 블록(15)을 통해 공통 단자(14)에 접속되는 두 개의 메인 공통 전극선( $CE0$  및  $CE0'$ )에 접속된다. 도 2는 메인 공통 전극선( $CE0$ ) 주위의 도 1의 LCD 장치의 부분 회로도를 도시한다.

도 1 및 도 2의 LCD 장치에서, 결함있는 위치를 쉽게 지적하기 위해서, 어드레스 마크는 도 3에 도시된 바와 같이 게이트 버스선( $GL_i$ ) 및 공통 전극선( $CE_i$ ;  $i=1$  내지  $m$ 의 정수)에 대하여 마련된다(JP-A-2000-147549의 도 3에 도시). 예를 들어, 스캔 어드레스 마크(617)는 게이트 버스선( $GL_{617}$ ) 및 공통 전극선( $CE_{617}$ )에 대해 제공되고, 스캔 어드레스 마크(618)는 게이트 버스선( $GL_{618}$ ) 및 공통 전극선( $CE_{618}$ )에 대해 제공된다.

도 4에 도시된 바와 같이, 어드레스 마크(617, 618 등)는 공통 전극선( $CE_i$ ;  $i=1$  내지  $m$ 의 정수)과 동일한 재료로 이루어진다. 예를 들어, 상기 재료는 Cr, Al, 또는 Mo이다. 이러한 경우에, 각각의 어드레스 마크가 테스트 패드로서 기능한다면, 게이트 버스선( $GL_i$ ) 및 공통 전극선( $CE_i$ )이 실리콘 산화물 또는 실리콘 질화물로 이루어진 절연층(16)에 의해 피복되더라도, 어드레스 마크는 공기중에 노출된다.

도 3 및 4의 어드레스 마크는 다음과 같은 문제점을 갖는다. 첫째로, 도 5에 도시된 바와 같이, 정전하(+q)가 스파크 등에 의해 하나의 어드레스 마크로 전송되면, 정전하(+q)는 주울 열(joule heat)로서 소모되어 어드레스 마크는 용해되고 먼지에 의해 결함이 발생할 수 있다. 두 번째로, 각각의 어드레스 마크가 테스트 패드로서 기능하면, 어드레스 마크는 도 6에 도시된 바와 같이 공기중에 노출된다. 연마 롤러(17)를 사용하여 어드레스 마크에 연마 공정이 수행되면, 어드레스 마크는 박리되고 먼지에 의해 결함이 발생한다.

본 발명에 따른 LCD 장치의 제 1의 실시예를 도시하는 도 7에서, 게이트 버스선( $GL_i$ ;  $i=1$  내지  $m$ 의 정수) 및 공통 전극선( $CE_i$ )에 대해 마련된 어드레스 마크는 공통 전극선( $CE_i$ ;  $i=1$  내지  $m$ 의 정수)에 접속된다. 예를 들어, 스캔 어드레스 마크(617)는 공통 전극선( $CE_{617}$ )에 접속되고, 스캔 어드레스 마크(618)는 공통 전극선( $CE_{618}$ )에 접속된다.

도 8에 도시된 바와 같이, 어드레스 마크(617, 618등)는 공통 전극선( $CE_i$ ;  $i=1$  내지  $m$ 의 정수)과 동일한 재료로 이루어진다. 예를 들어, 이 재료는 Cr, Al 또는 Mo이다. 이러한 경우에, 공통 전극선( $CE_i$ ) 및 게이트 버스선( $GL_i$ ) 뿐 아니라 어드레스 마크도 실리콘 산화물 또는 실리콘 질화물로 이루어진 절연층(16)에 의해 피복되어, 어드레스 마크는 공기중에 노출되지 않는다.

도 7 및 8의 어드레스 마크는 다음과 같은 효과를 갖는다. 첫 번째로, 도 9에 도시된 바와 같이, 정전하(+q)가 스파크 등에 의해 하나의 어드레스 마크로 전송되면, 정전하(+q)는 공통 전극선( $CE_{617}$ )으로 전송되어, 어드레스 마크는 용해되지 않고 먼지에 의한 결함도 발생하지 않는다. 두 번째로, 도 10에 도시된 바와 같이, 어드레스 마크가 공기중에 노출되지 않으므로, 연마 롤러(17)를 사용하는 연마 공정이 수행될 때, 절연층(16)의 존재로 인해 어드레스 마크는 거의 박리되지 않고 먼지에 의한 결함도 발생하지 않는다.

본 발명에 따른 LCD 장치의 제 2의 실시예를 도시하는 도 11에서, 게이트 버스선( $GL_i$ ) 및 공통 전극선( $CE_i$ ;  $i=1$  내지  $m$ 의 정수)에 대해 마련된 어드레스 마크는 게이트 버스선( $GL_i$ ;  $i=1$  내지  $m$ 의 정수)에 접속된다. 예를 들어, 스캔 어드레스 마크(617)는 게이트 버스선( $GL_{617}$ )에 접속되고, 스캔 어드레스 마크(618)는 게이트 버스선( $GL_{618}$ )에 접속된다.

제 2의 실시예에서는, 제 1의 실시예와 동일한 효과를 기대할 수 있다.

상기 실시예에서, 하나의 어드레스 마크가 게이트 버스선( $GL_i$ ) 및 공통 전극선( $CE_i$ )에 대해 제공되면, 하나의 어드레스 마크는 신호 버스선( $SL_i$ )에 대해 제공될 수 있다.

또한, 상기 실시예에서, 어드레스 마크가 숫자에 의해 구성된다고 하여도, 어드레스 마크는 문자 또는 문자와 숫자의 조합에 의해 구성될 수 있다.

#### 발명의 효과

상술한 바와 같이, 본 발명에 따르면, 먼지에 의한 결함을 회피할 수 있다.

#### (57) 청구의 범위

##### 청구항 1.

투명 기판(11);

상기 투명 기판 상에 형성된 복수의 제 1의 버스선( $GL_i$ );

상기 제 1의 버스선과 수직으로 상기 투명 기판 상에 형성된 복수의 제 2의 버스선( $SL_i$ );

상기 제 1의 버스선과 평행으로 상기 투명 기판 상에 형성된 복수의 공통 전극선( $CE_i$ );

상기 제 1의 버스선 중 하나, 상기 제 2의 버스선 중 하나, 및 상기 공통 전극선 중 하나에 각각 접속된 복수의 픽셀( $P_{ij}$ ); 및

상기 투명 기판 상에 형성된 복수의 어드레스 마크를 포함하고,

상기 어드레스 마크 각각은 상기 제 1의 버스선, 상기 제 2의 버스선 및 상기 공통 전극선 중 하나에 접속되는 것을 특징으로 하는 액정 디스플레이 장치.

##### 청구항 2.

제 1항에 있어서,

상기 어드레스 마크 각각은 상기 제 1의 버스선, 상기 제 2의 버스선, 및 상기 공통 전극선 중 상기 하나의 단에 마련되는 것을 특징으로 하는 액정 디스플레이 장치.

##### 청구항 3.

제 1항에 있어서,

상기 어드레스 마크를 피복하기 위해 절연층(16)을 더 포함하는 것을 특징으로 하는 액정 디스플레이 장치.

##### 청구항 4.

제 1항에 있어서,

상기 어드레스 마크는 상기 제 1의 버스선, 상기 제 2의 버스선 및 상기 공통 전극선 중 상기 하나와 동일한 재료로 이루어진 것을 특징으로 하는 액정 디스플레이 장치.

##### 청구항 5.

투명 기판(11);

상기 투명 기판 상에 형성된 복수의 게이트 버스선( $GL_i$ );

상기 게이트 버스선과 수직으로 상기 투명 기판 상에 형성된 복수의 신호 버스선( $SL_i$ );

상기 게이트 버스선과 평행으로 상기 투명 기판 상에 형성된 복수의 공통 전극선( $CE_i$ );

상기 게이트 버스선 중 하나, 상기 신호 버스선 중 하나, 및 상기 공통 전극선 중 하나에 각각 접속된 복수의 픽셀( $P_{ij}$ ); 및

상기 투명 기판 상에 형성된 복수의 어드레스 마크를 포함하고,

상기 어드레스 마크 각각은 상기 게이트 버스선 중 하나에 접속되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 6.

제 5항에 있어서,

상기 어드레스 마크 각각은 상기 게이트 버스선 중 상기 하나의 단에 마련되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 7.

제 5항에 있어서,

상기 어드레스 마크를 피복하기 위해 절연층(16)을 더 포함하는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 8.

제 5항에 있어서,

상기 어드레스 마크는 상기 게이트 버스선과 동일한 재료로 이루어지는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 9.

투명 기판(11);

상기 투명 기판 상에 형성된 복수의 게이트 버스선( $GL_i$ );

상기 게이트 버스선에 수직으로 상기 투명 기판 상에 형성된 복수의 신호 버스선( $SL_i$ );

상기 게이트 버스선과 평행으로 상기 투명 기판 상에 형성된 복수의 공통 전극선( $CE_i$ );

상기 게이트 버스선 중 하나, 상기 신호 버스선 중 하나, 및 상기 공통 전극선 중 하나에 각각 접속된 복수의 픽셀( $P_{ij}$ ); 및

상기 투명 기판 상에 형성된 복수의 어드레스 마크를 포함하고,

상기 어드레스 마크 각각은 상기 신호 버스선 중 하나에 접속되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 10.

제 9항에 있어서,

상기 어드레스 마크 각각은 상기 신호 버스선 중 상기 하나의 단에 마련되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 11.

제 9항에 있어서,

상기 어드레스 마크를 피복하기 위해 절연층(16)을 더 포함하는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 12.

제 9항에 있어서,

상기 어드레스 마크는 상기 신호 버스선과 동일한 재료로 이루어지는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 13.

투명 기판(11);

상기 투명 기판 상에 형성된 복수의 게이트 버스선( $GL_i$ );

상기 게이트 버스선에 수직으로 상기 투명 기판 상에 형성된 복수의 신호 버스선( $SL_i$ );

상기 게이트 버스선과 평행으로 상기 투명 기판 상에 형성된 복수의 공통 전극선( $CE_i$ );

상기 게이트 버스선 중 하나, 상기 신호 버스선 중 하나, 및 상기 공통 전극선 중 하나에 각각 접속된 복수의 픽셀( $P_{ij}$ ); 및

상기 투명 기판 상에 형성된 복수의 어드레스 마크를 포함하고,

상기 어드레스 마크 각각은 상기 공통 전극선 중 하나에 접속되는 것을 특징으로 하는 액정 디스플레이 장치.

**청구항 14.**

제 13항에 있어서,

상기 어드레스 마크 각각은 상기 공통 전극선 중 상기 하나의 단에 마련되는 것을 특징으로 하는 액정 디스플레이 장치.

**청구항 15.**

제 13항에 있어서,

상기 어드레스 마크를 피복하기 위해 절연층(16)을 더 포함하는 것을 특징으로 하는 액정 디스플레이 장치.

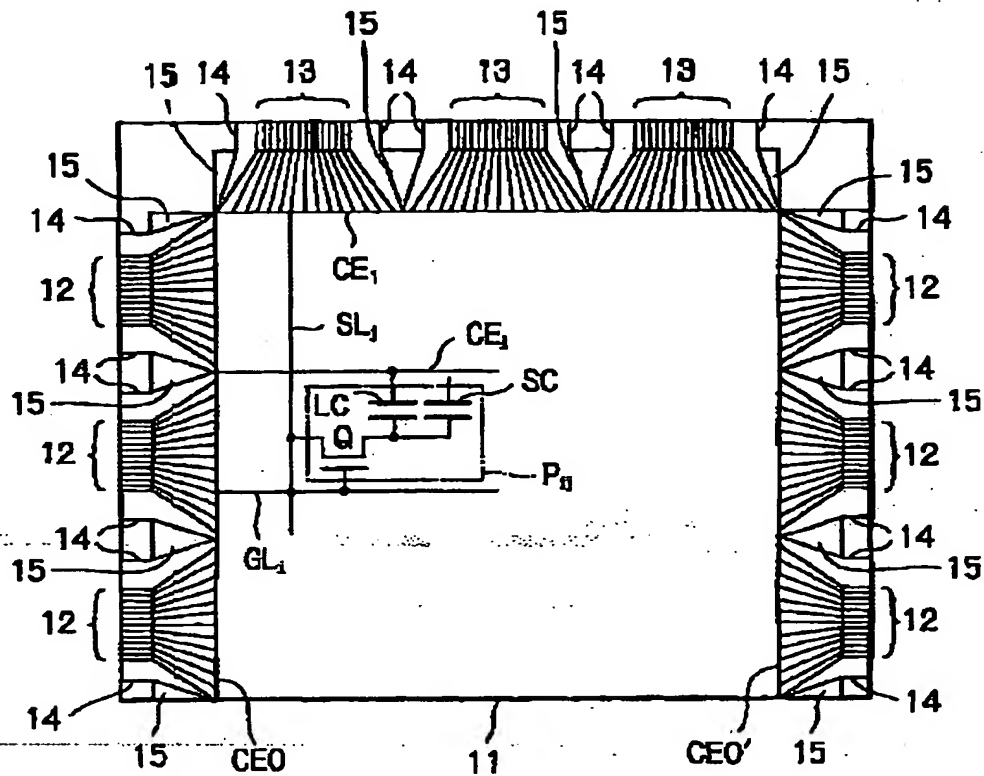
**청구항 16.**

제 13항에 있어서,

상기 어드레스 마크는 상기 공통 전극선과 동일한 재료로 이루어지는 것을 특징으로 하는 액정 디스플레이 장치.

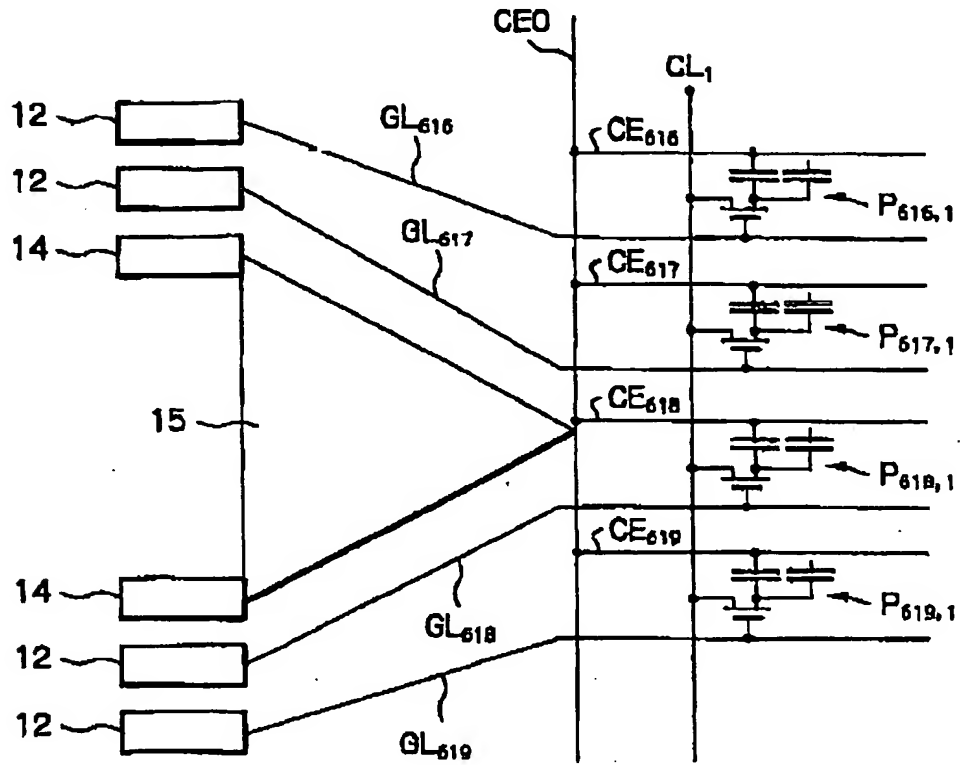
도면

도면 1



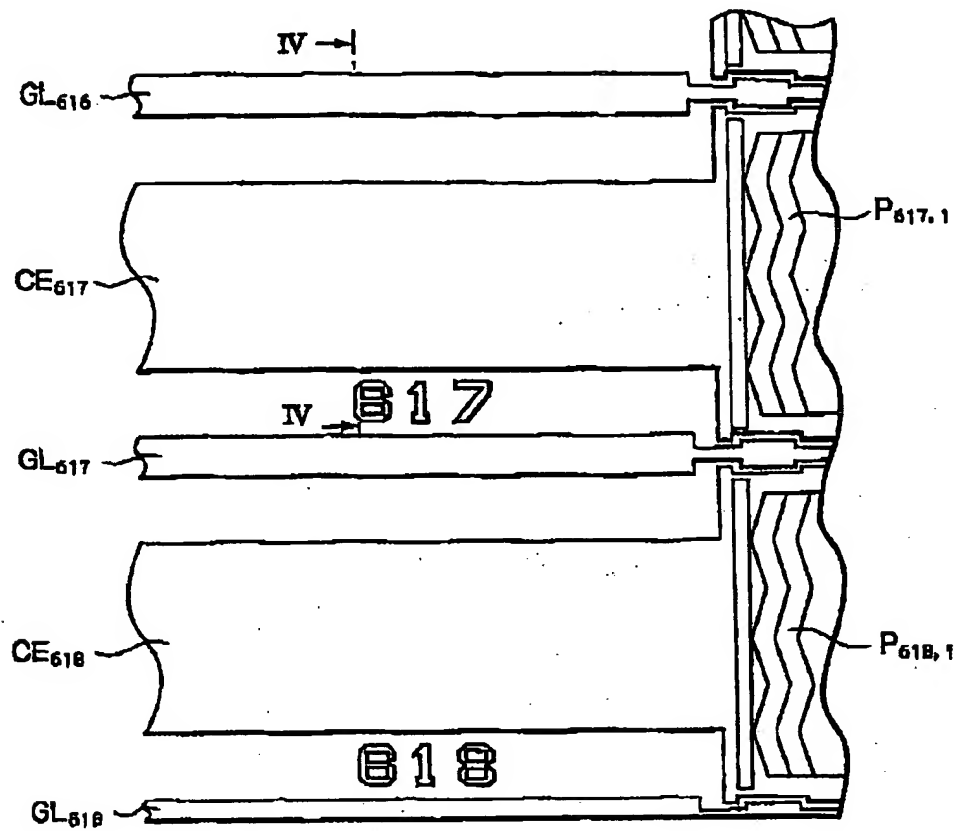
도면 2

## 종래 기술



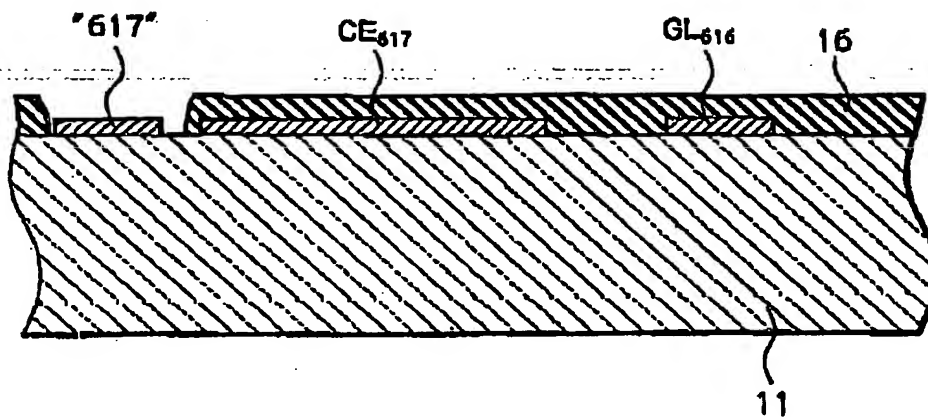
도면 3

## 종래 기술



도면 4

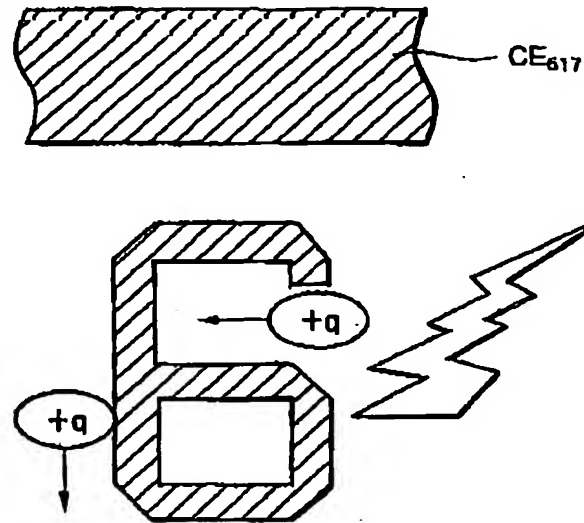
## 종래 기술





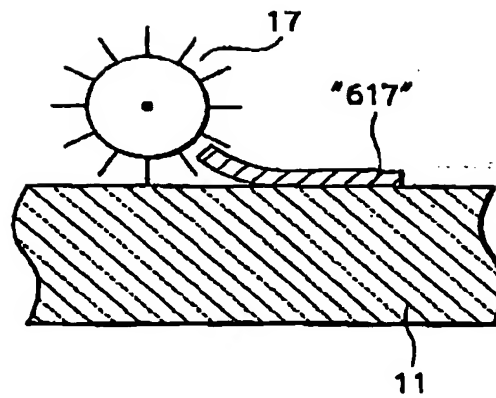
도면 5

## 종래 기술

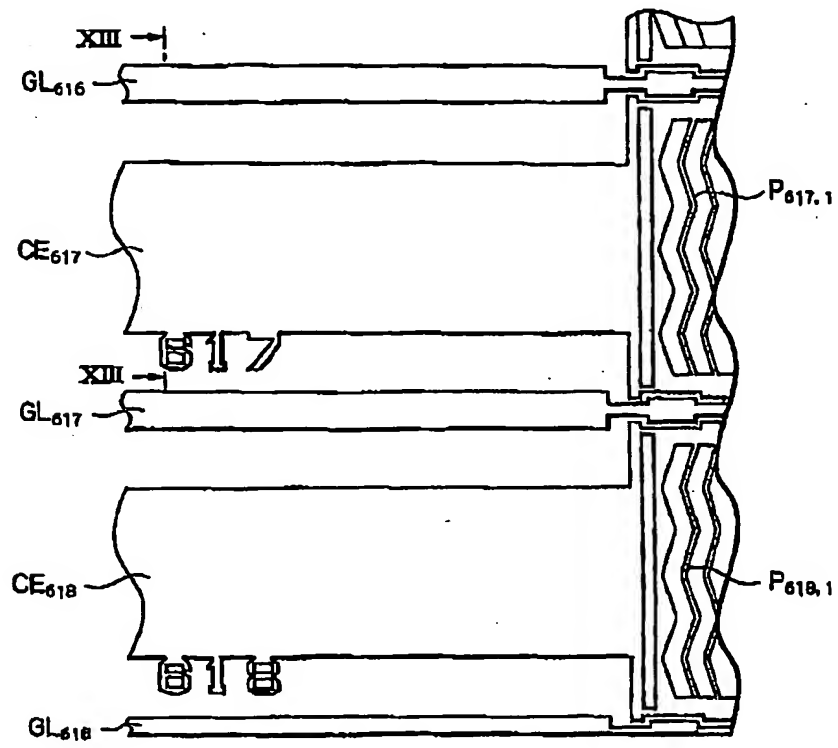


도면 6

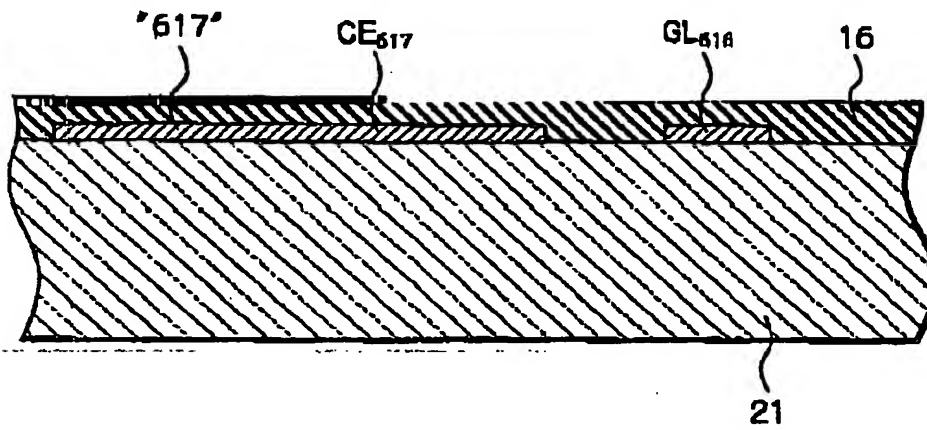
## 종래 기술



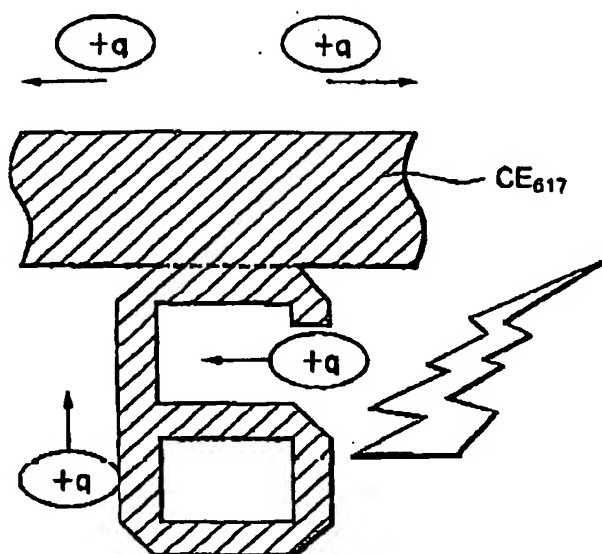
도면 7



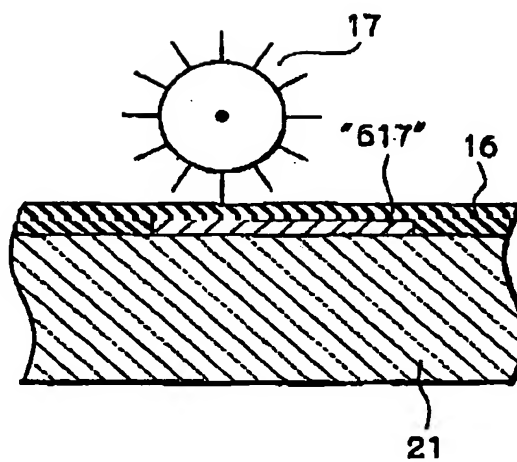
도면 8



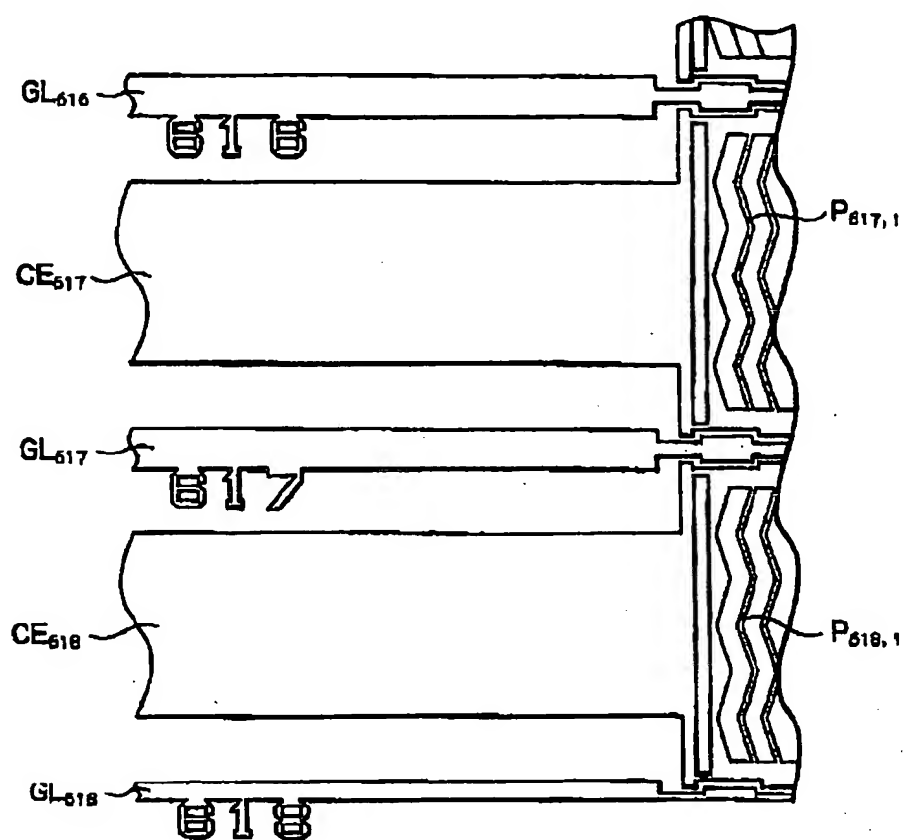
도면 9



도면 10



도면 11



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS

☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☒ FADED TEXT OR DRAWING

☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☐ LINES OR MARKS ON ORIGINAL DOCUMENT

☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**